

501P1048 0525002

11002 U.S. PTO
09/915145
07/25/01

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年 7月26日

出願番号

Application Number:

特願2000-224884

出願人

Applicant(s):

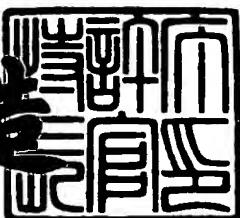
ソニー株式会社

品
名
稱
別
名
稱
其
他
名
稱

2001年 4月27日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3036742

【書類名】 特許願
 【整理番号】 0000492502
 【あて先】 特許庁長官 殿
 【国際特許分類】 H01L 21/288
 H01L 21/768

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
 内

【氏名】 野上 賀

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
 内

【氏名】 駒井 尚紀

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
 内

【氏名】 鬼頭 英至

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
 内

【氏名】 田口 充

【特許出願人】

【識別番号】 000002185
 【氏名又は名称】 ソニー株式会社
 【代表者】 出井 伸之

【代理人】

【識別番号】 100086298

【弁理士】

【氏名又は名称】 船橋 國則

【電話番号】 046-228-9850

【手数料の表示】

【予納台帳番号】 007364

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904452

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項1】 コバルトを含む層と、

前記コバルトを含む層を被覆するもので耐酸化性および耐フッ酸性を有する被
覆層と

を備えたことを特徴とする半導体装置。

【請求項2】 前記コバルトを含む層はコバルトタングステンリン層からなる

ことを特徴とする請求項1記載の半導体装置。

【請求項3】 前記被覆層はコバルトシリサイド層からなる
ことを特徴とする請求項1記載の半導体装置。

【請求項4】 前記コバルトを含む層は銅配線面に形成されている
ことを特徴とする請求項1記載の半導体装置。

【請求項5】 コバルトを含む層の表面にコバルトシリサイド層を形成する
工程

を備えたことを特徴とする半導体装置の製造方法。

【請求項6】 前記コバルトを含む層をシラン系ガスにさらすことにより前
記コバルトシリサイド層を形成する

ことを特徴とする請求項5記載の半導体装置の製造方法。

【請求項7】 前記コバルトを含む層をコバルトタングステンリン層で形成
する

ことを特徴とする請求項5記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置およびその製造方法に関し、詳しくは耐酸化性、耐フッ
酸性を有する層を備えた銅配線を有する半導体装置およびその製造方法に関する

【0002】

【従来の技術】

銅の酸化を防止する目的でコバルトタングステンリン（以下C o W Pと記す）膜を用いることが提案されている。その製造方法は、置換無電解メッキにより、銅表面に触媒層としてパラジウム層を形成し、しかる後、パラジウム層を触媒層としてC o W P無電解メッキによって形成されることが、周知となっている。

【0003】

C o W P膜は、銅に対する拡散バリア性を有するため、例えば、銅配線を形成するためのダマシンプロセスの途上で形成される。

【0004】

例えば、図4に示すように、絶縁膜111には、所望の形状に配線溝112が形成されている。その配線溝112内には、絶縁膜111上に堆積した銅膜（一部図示せず）がバリア層113を介して埋め込まれている。また絶縁膜111上の余分な銅膜は、化学的機械研磨（以下C M Pという、C M PはChemical Mechanical Polishingの略）によって除去されている。このように、配線溝112内にバリア層113を介して銅配線114が形成されている。

【0005】

銅は、150°Cの低温であっても酸素を含む雰囲気中で容易に酸化される。そのため、酸素を反応ガスとして使用する酸化シリコン膜などの絶縁膜を、銅を酸化させることなく銅表面上に直接形成することは困難である。そこで、一般的には、酸素を使用しない化学的気相成長（以下C V Dという、C V DはChemical V apor Depositionの略）によって成膜できる窒化シリコン膜や炭化シリコン膜などからなる酸化防止膜を銅表面に被覆して、銅の酸化を防止している。しかしながら、窒化シリコン膜の比誘電率は8であり、また炭化シリコン膜の比誘電率は5であって、ともに誘電率が高いため、低抵抗、低容量が期待される銅配線を使用する配線システムに適用するのは、全体の寄生容量を引き上げる結果となり望ましくない。

【0006】

この問題を解決する方策として、図5に示すように、無電解メッキにより、銅

配線114の表面にのみCWP層115を選択的に形成して、酸化し易い銅表面をCWP層115で被覆保護し、しかる後、酸化性雰囲気で成膜される酸化シリコン等の絶縁膜（図示せず）の成膜工程を行うことが提案されている。

【0007】

【発明が解決しようとする課題】

しかしながら、従来の技術では、CWPはフッ酸によって侵食されるため、銅配線間に剥き出しになっている絶縁膜（通常は酸化シリコン膜の場合が多い）表面に残留する銅原子を除去する目的でフッ酸処理を施した場合には、CWP層がエッチングされて消滅するという問題が生じる。また、CWPは、銅と比較して酸化しにくいが、酸化シリコンを形成する化学的気相成長雰囲気にさらされると酸化する。この場合、コバルト酸化物が形成される。その結果、酸化シリコンからなる絶縁膜に、CWP層を形成した銅配線に通じるビアホールを形成した場合、ビアホール底部に残存するコバルト酸化物がビア接続抵抗を高くするという問題点が生じる。

【0008】

【課題を解決するための手段】

本発明は、上記課題を解決するためになされた半導体装置およびその製造方法である。

【0009】

本発明の半導体装置は、コバルトを含む層として、例えばCWP層と、コバルトを含む層を被覆するもので耐酸化性および耐フッ酸性を有する被覆層として、例えばコバルトシリサイド層とを備えたものである。

【0010】

上記半導体装置では、コバルトを含む層としてCWP層を、耐酸化性および耐フッ酸性を有する被覆層であるコバルトシリサイド層で被覆したことから、CWP層は、コバルトシリサイド層によって酸化性雰囲気およびフッ酸雰囲気（溶液）から保護される。一方、CWP層は銅の拡散防止膜として有効であるため、銅配線面にCWP層とコバルトシリサイド層の積層構造を形成することにより、銅の拡散が防止され、かつ耐酸化性、耐フッ酸性を有する配線構造となる

【0011】

本発明の半導体装置の製造方法は、コバルトを含む層として、例えばC o W P層の表面にコバルトシリサイド層を、例えばシラン系ガスにさらすことにより形成する工程を備えた製造方法である。

【0012】

上記半導体装置の製造方法では、コバルトを含む層として、例えばC o W P層の表面にコバルトシリサイド層を、例えばシラン系ガスにさらすことにより形成することから、コバルトシリサイド膜によりC o W P膜が、酸化、フッ酸による侵食から保護される。その結果、銅表面を窒化シリコン膜や炭化シリコン膜で被覆する必要がなくなる。また、C o W P膜を形成した後に続くC V D法による酸化シリコン膜の形成プロセスの一部として導入することが可能になる。そのため、新たな装置を必要とせず、工程の負荷を最小限にして、低コストで円滑なプロセス処理が可能になる。

【0013】

【発明の実施の形態】

本発明の半導体装置に係る実施の形態を、図1の概略構成断面図によって説明する。図1では、一例として、溝配線構造の銅配線を示す。

【0014】

図1に示すように、基板（図示せず）上に形成した絶縁膜11には、配線溝12が形成されている。上記絶縁膜11は、例えば酸化シリコン膜からなる。上記配線溝12の内面には、銅の拡散を防ぐとともに銅の酸化を防ぐバリア層13が、例えば窒化タンゲステン膜もしくは窒化タンタル膜で形成されている。さらに、配線溝12内には、上記バリア層13を介して銅配線14が形成されている。ここでいう銅配線とは、銅からなる配線、もしくは銅を主成分とする配線のことである。

【0015】

上記銅配線14の表面には、コバルトを含む層15として、例えばC o W P層が形成されている。さらにC o W P層15を被覆するように、耐酸化性および耐

フッ酸性を有する被覆層16として、例えばコバルトシリサイド（以下CoSi₂と記す）層が形成されている。

【0016】

上記配線構造を有する半導体装置では、コバルトを含む層（CoWP層）15を、耐酸化性および耐フッ酸性を有する被覆層（CoSi₂層）16で被覆したことから、CoWP層15は、CoSi₂層によって酸化性雰囲気およびフッ酸雰囲気（溶液）から保護される。一方、CoWP層15は銅配線14の拡散防止膜として有効であり、CoWP層15とCoSi₂層16の積層構造を、銅配線14面（上記例では、銅配線14の表面）に形成することにより、耐酸化性および耐フッ酸性を有するようになる。したがって、銅配線14の表面を窒化シリコン膜や炭化シリコン膜で被覆する必要がなくなるため、銅配線14の寄生抵抗を低減して、低容量化を図ることができる。また、銅配線14が接触する界面は、CoWP／銅界面なる金属／金属界面になる。そのため、銅原子の優先的拡散パスである絶縁膜／銅界面を無くすことができるため、エレクトロマイグレーション耐性が極めて高くなる。

【0017】

次に、本発明の半導体装置の製造方法に係る実施の形態を、図2の製造工程断面図によって説明する。

【0018】

図2の（1）に示すように、例えばCVD法によって、基板（図示せず）上に、絶縁膜11を例えば酸化シリコン膜で形成する。次いで、通常のレジストマスクを形成するリソグラフィー技術およびレジスト膜をエッチングマスクに用いたエッチング技術によって、上記絶縁膜11に配線溝12を形成する。

【0019】

次に、例えばスパッタリングによって、上記配線溝12の内面に銅の拡散を防ぐとともに銅の酸化を防ぐバリア層13を、例えば窒化タンゲステン膜もしくは窒化タンタル膜で形成する。さらに、例えば化学的気相成長法もしくは無電解めっき法のようなコンフォーマルに成膜することが可能な成膜方法によって、メッキシード層（図示せず）を形成する。次いで、例えば電解メッキ法によって、上

記絶縁膜11上に上記配線溝12を埋め込む銅膜を形成する。その後、化学的機械研磨によって、絶縁膜11上の余分な銅膜を除去するとともに、絶縁膜11上の余分なバリア層も除去する。このようにして、配線溝12内には、上記バリア層13を介して銅配線14が形成される。

【0020】

次いで、例えば、金属触媒（例えばパラジウム触媒）を用いた置換メッキ法によって、上記銅配線14の表面にコバルトを含む層15として、例えばCoWP層を形成する。以下、CoWP層15として説明する。このような状態で、基板をモノシラン（SiH₄）、ジシラン（Si₂H₆）、ジクロロシラン（SiCl₂H₂）等のシラン系の反応ガスにさらす。

【0021】

この結果、図2の（2）に示すように、上記反応ガスとCoWP膜15中のコバルトとがCoWP膜15表面で反応し、被覆層（CoSi₂層）16を形成する。以下、CoSi₂層16として説明する。すなわち、銅配線14の表面は、表層がCoSi₂層16に被覆されたCoSi₂層16/CoWP層15の2層構造の被膜に被覆される。CoSi₂はCoWPと比較して酸化されにくく、次工程で酸素を含む雰囲気中のプロセス、例えば酸化シリコン膜を形成するCVD工程を行っても、CoSi₂層16は酸化されることはない。

【0022】

したがって、CoSi₂層16/CoWP層15の2層に被覆されている銅からなる銅配線14も酸化されない。その結果、従来の技術において問題となっていたビア抵抗のコバルト酸化物の介在による抵抗上昇の問題は解決される。また、CoSi₂層16はフッ酸によってエッチングされないので、酸化シリコンからなる絶縁膜11表面に存在する銅原子を除去する目的等で、基板をフッ酸にさらす工程を経ても、CoSi₂層16に被覆されているCoWP層15はエッチング除去されることはない。このようにして、CoWP層15はCoSi₂層16によって被覆保護されるため、酸化、フッ酸によるエッチングといった従来の技術における問題点が解決される。

【0023】

また、図3に示すように、モノシラン(SiH_4)、ジシラン(Si_2H_6)、ジクロロシラン(SiCl_2H_2)等のシラン系の反応ガスに基板をさらした場合、基板温度、反応ガスの濃度、曝露時間等に応じて、酸化シリコン膜等の絶縁膜11上にシリコン31の堆積をともなう場合がある。このようにして堆積したシリコン31は、銅配線14、14間の電気伝導に寄与するため、銅配線14、14間の絶縁性を劣化させる原因となる。

【0024】

そこで、本発明の製造方法では、モノシラン(SiH_4)、ジシラン(Si_2H_6)、ジクロロシラン(SiCl_2H_2)等のシラン系の反応ガスに基板をさらす際に、シリコンが堆積しない条件に基板温度、反応ガスの圧力等を選択している。このため、シリコンの堆積は回避される。

【0025】

また、シラン系ガスを用いた CoSi_2 層16の形成プロセスは、 CoWP 層15を形成した後に続くCVD法による酸化シリコン膜(図示せず)の形成プロセスの一部として導入することが可能である。すなわち、例えば基板を収納したCVD装置のチャンバ内にシラン系ガスを導入するとともに基板を所定の温度に加熱することで、 CoWP 層15の表面に選択的に CoSi_2 層16を形成することができ、その後、同一チャンバ内で酸化シリコン膜の堆積を行うことが可能である。したがって、新たな装置を必要とせず、工程の負荷を最小限にして、低コストで円滑なプロセス処理が可能になる。

【0026】

以上、説明したように、 CoWP 層15を CoSi_2 層16によって被覆したので、 CoSi_2 層16によって、 CoWP 膜15を、酸化、フッ酸による侵食から保護することができる。その結果、銅配線14表面を窒化シリコン膜や炭化シリコン膜で被覆する必要がなくなるため、銅配線14の寄生抵抗を低減して、低容量化を図ることができる。また、銅配線14が接触する界面は、 $\text{CoWP}/$ 銅界面なる金属/金属界面になる。そのため、銅原子の優先的拡散パスである絶縁膜/銅界面を無くすことができるため、エレクトロマイグレーション耐性が極めて高くなる。

【0027】

【発明の効果】

以上、説明したように本発明の半導体装置によれば、銅配線表面に形成されるコバルトを含む層（CoWP層）が、耐酸化性および耐フッ酸性を有する被覆層（CoSi₂層）に被覆されているので、CoSi₂層によってCoWP層を酸化性雰囲気およびフッ酸雰囲気（溶液）から保護することができる。一方、CoWP層は銅配線の拡散防止膜として有効であり、CoWP層とCoSi₂層の積層構造を銅配線面に備えることにより、耐酸化性および耐フッ酸性を有するとともに銅の拡散を防止することができる信頼性の高い配線高構造を実現できる。また、銅配線が接觸する界面は、CoWP／銅界面なる金属／金属界面とすることができる。そのため、銅原子の優先的拡散パスである絶縁膜／銅界面を無くすことができるため、エレクトロマイグレーション耐性が極めて高くなる。

【0028】

本発明の半導体装置の製造方法によれば、コバルトを含む層（CoWP層）の表面にCoSi₂層を、例えばシラン系ガスにさらすことにより形成するので、CoWP層はCoSi₂層により、酸化およびフッ酸による侵食から保護される。よって、銅配線の寄生抵抗を低減して、低容量化を図ることができるとともに、信頼性の高い銅配線を形成することができる。また、CoWP層を形成した後に続くCVD法による酸化シリコン膜の形成プロセスの一部として、CoSi₂層の形成工程を導入することが可能になる。そのため、新たな装置を必要とせず、工程の負荷を最小限にして、低成本で円滑なプロセス処理が可能になる。

【図面の簡単な説明】

【図1】

本発明の半導体装置に係る実施の形態を示す概略構成断面図である。

【図2】

本発明の半導体装置の製造方法に係る実施の形態を示す製造工程断面図である。

【図3】

絶縁膜上のシリコン堆積を示す模式図である。

【図4】

従来の溝配線構造を示す概略構成断面図である。

【図5】

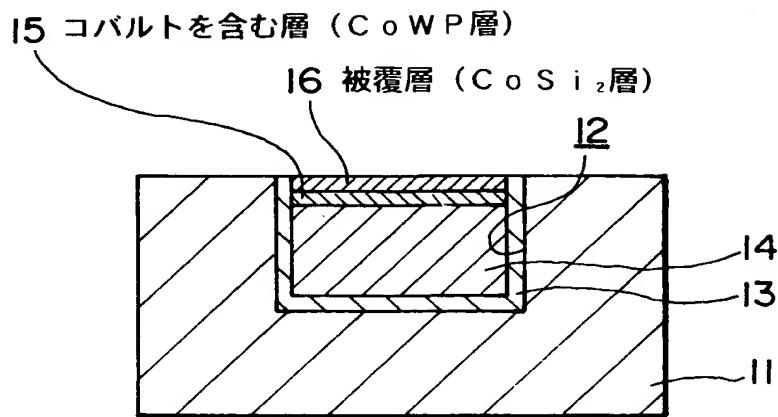
従来のC o W P層を形成した溝配線構造を示す概略構成断面図である。

【符号の説明】

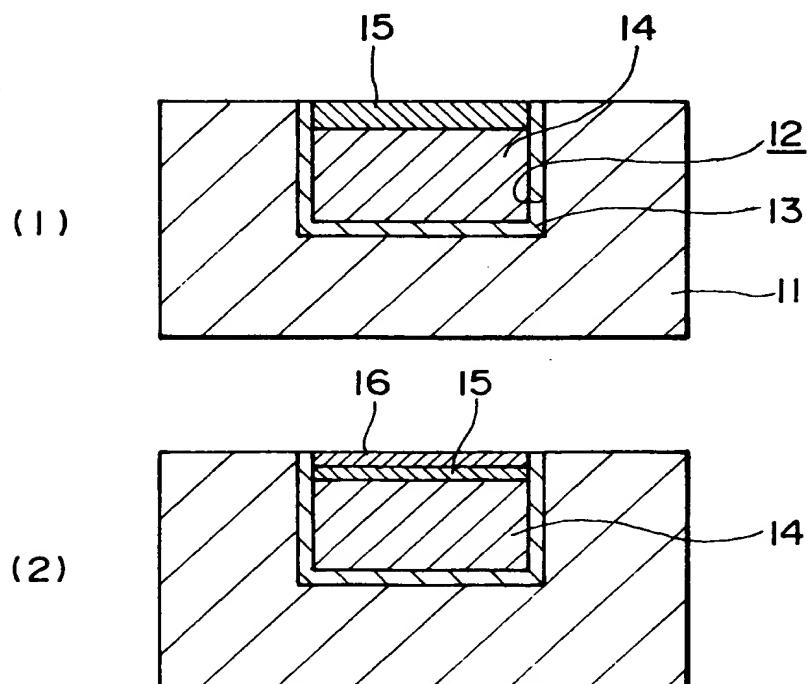
1 5 …コバルトを含む層 (C o W P層) 、 1 6 …被覆層 (C o S i₂)

【書類名】 図面

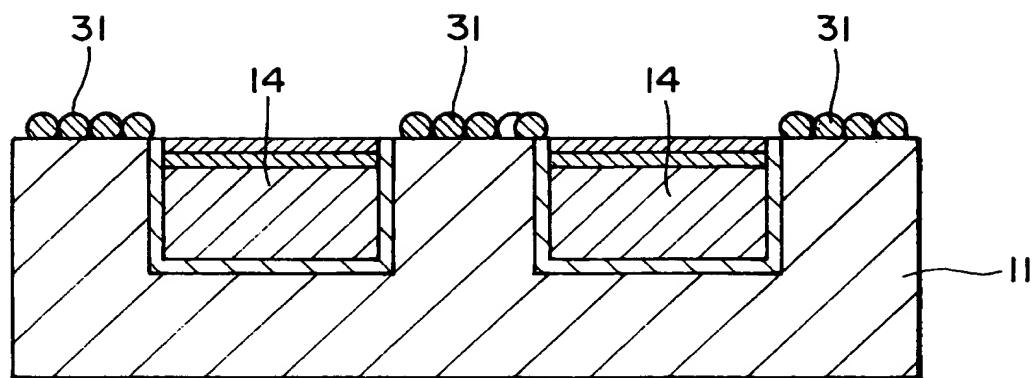
【図1】



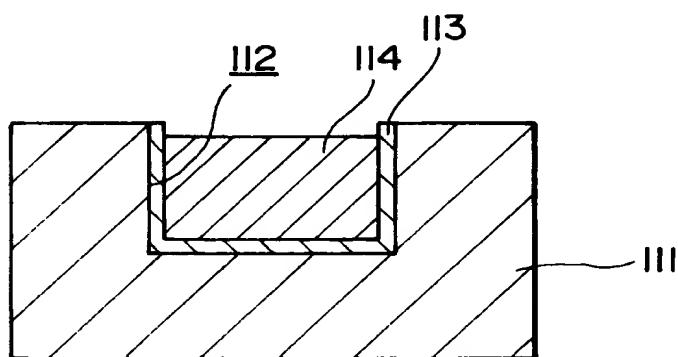
【図2】



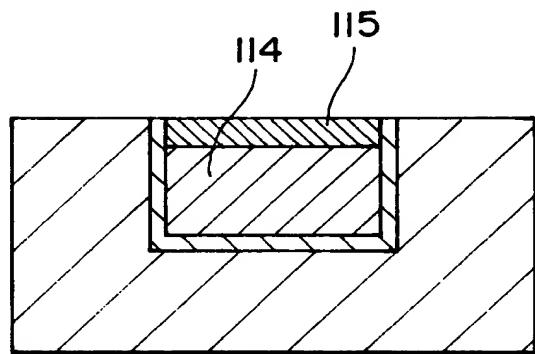
【図3】



【図4】



【図5】



【書類名】 要約書

【要約】

【課題】 銅配線表面に、耐酸化性、耐フッ酸性に優れた被膜を形成して、銅配線の耐酸化性、耐フッ酸性の向上を図るとともに、ビア接続抵抗を低減して、信頼性の高い銅配線構造を形成する。

【解決手段】 コバルトを含む層(CoWP層)15と、CoWP層15を被覆するもので耐酸化性および耐フッ酸性を有する被覆層(CoSi₂層)16とを備えたものであり、CoWP層15は銅配線14表面に形成されているものである。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2000-224884
受付番号	50000941683
書類名	特許願
担当官	第五担当上席 0094
作成日	平成12年 8月 7日

＜認定情報・付加情報＞

【提出日】 平成12年 7月26日

次頁無

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社